

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application: 2 0 0 2 年 1 2 月 3 日

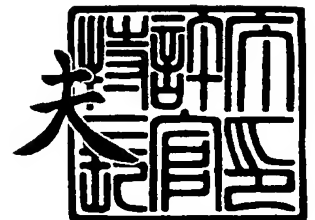
出 願 番 号  
Application Number: 特 願 2 0 0 2 - 3 5 1 1 1 2  
[ST. 10/C]: [ J P 2 0 0 2 - 3 5 1 1 1 2 ]

出 願 人  
Applicant(s): セイコーエプソン株式会社

2 0 0 3 年 1 1 月 1 1 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 J0093928

【提出日】 平成14年12月 3日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 29/786

【発明の名称】 トランジスタ、集積回路、電気光学装置、電子機器、並びにトランジスタの製造方法

【請求項の数】 10

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 湯田坂 一夫

【特許出願人】

    【識別番号】 000002369

    【氏名又は名称】 セイコーエプソン株式会社

【代理人】

    【識別番号】 100089037

    【弁理士】

    【氏名又は名称】 渡邊 隆

【代理人】

    【識別番号】 100064908

    【弁理士】

    【氏名又は名称】 志賀 正武

【選任した代理人】

    【識別番号】 100110364

    【弁理士】

    【氏名又は名称】 実広 信哉

【手数料の表示】

【予納台帳番号】 008707

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9910485

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 トランジスタ、集積回路、電気光学装置、電子機器、並びにトランジスタの製造方法

【特許請求の範囲】

【請求項 1】 それぞれ半導体膜からなるソース領域、ドレイン領域、及びチャンネル領域と、ゲート絶縁膜と、ゲート電極とを備えてなり、

絶縁部材を挟んでその両側に、前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とが分けて形成され、

前記絶縁部材の上に、前記チャンネル領域を含む半導体膜が形成されていることを特徴とするトランジスタ。

【請求項 2】 請求項 1 に記載のトランジスタにおいて、

前記絶縁部材と、前記ソース領域を含む半導体膜と、前記ドレイン領域を含む半導体膜とは、前記チャンネル領域の側の端面位置が互いにほぼ同じ高さにあることを特徴とするトランジスタ。

【請求項 3】 請求項 1 または請求項 2 に記載のトランジスタにおいて、

前記絶縁部材を含み、前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とが形成される各領域を区画する第 1 絶縁層と、

前記第 1 絶縁層の上に積層され、前記チャンネル領域を含む半導体膜が形成される領域を区画する第 2 絶縁層とを備え、

前記ゲート絶縁膜は、前記チャンネル領域及び前記第 2 絶縁層の上に積層されていることを特徴とするトランジスタ。

【請求項 4】 請求項 1 から請求項 3 のうちのいずれかに記載のトランジスタを用いたことを特徴とする集積回路。

【請求項 5】 スイッチング素子であるトランジスタと、前記トランジスタにより駆動される電気光学層とを含んでなり、

前記トランジスタは、

それぞれ半導体膜からなるソース領域、ドレイン領域、及びチャンネル領域と、ゲート絶縁膜と、ゲート電極とを備えてなり、

絶縁部材を挟んでその両側に、前記ソース領域を含む半導体膜と前記ドレイン

領域を含む半導体膜とが分けて配置され、

前記絶縁部材の上に、前記チャネル領域を含む半導体膜が配置されていることを特徴とする電気光学装置。

【請求項 6】 表示部を備えた電子機器において、

請求項 5 に記載の電気光学装置を前記表示部として備えることを特徴とする電子機器。

【請求項 7】 それぞれ半導体膜からなるソース領域、ドレイン領域、及びチャネル領域と、ゲート絶縁膜と、ゲート電極とを備えるトランジスタを製造する方法であって、

絶縁部材を挟んでその両側に、前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とを分けて形成する工程と、

前記絶縁部材の上に、前記チャネル領域を含む半導体膜を形成する工程とを有することを特徴とするトランジスタの製造方法。

【請求項 8】 請求項 7 に記載のトランジスタの製造方法において、

前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とを形成する工程は、

所定の領域を区画する第 1 絶縁層を形成する工程と、

前記第 1 絶縁層によって区画された領域に、不純物を含む半導体材料を配置する工程とを含むことを特徴とするトランジスタの製造方法。

【請求項 9】 請求項 8 に記載のトランジスタの製造方法において、

前記チャネル領域を含む半導体膜を形成する工程は、

前記第 1 絶縁層の上に、所定の領域を区画する第 2 絶縁層を形成する工程と、

前記第 2 絶縁層によって区画された領域に、半導体材料を配置する工程と、

前記第 2 絶縁層上に、前記ゲート絶縁膜を形成する工程とを含むことを特徴とするトランジスタの製造方法。

【請求項 10】 請求項 7 から請求項 9 のうちのいずれかに記載のトランジスタの製造方法において、

前記ソース領域を含む半導体膜、前記ドレイン領域を含む半導体膜、前記チャネル領域を含む半導体膜、前記ゲート絶縁膜、及び前記ゲート電極のうちの少な

くとも1つを形成する際に、その形成材料を液滴状に吐出する液滴吐出法を用いることを特徴とするトランジスタの製造方法。

**【発明の詳細な説明】**

**【0001】**

**【発明の属する技術分野】**

本発明は、液晶表示装置、エレクトロルミネッセンス表示装置、電気泳動表示装置等の電気光学装置、または集積回路等に好適に利用できるトランジスタ及びその製造方法に関する。また、トランジスタを用いた集積回路、電気光学装置、及び電子機器に関する。

**【0002】**

**【従来の技術】**

一般に、トランジスタは、それぞれ半導体膜からなるソース領域、ドレイン領域、及びチャネル領域と、ゲート絶縁膜と、ゲート電極とを備えて構成される。トランジスタの代表的な構造の一つに、基材上に、ソース領域、ドレイン領域、及びチャネル領域が形成される半導体膜が形成され、その上に、ゲート絶縁膜、及びゲート電極が順に積層されるものがある（例えば、特許文献1参照）。

**【0003】**

**【特許文献1】**

特開平10-32337号公報（第6図参照）

**【0004】**

**【発明が解決しようとする課題】**

上記構造のトランジスタでは、基材上に半導体膜が島状に形成され、その上にゲート絶縁膜が形成されることから、ゲート絶縁膜の表面は凹凸を有する状態となる。こうした凹凸は、配線構造の最適化を図る上で、制約となりやすい。

また、上記構造のトランジスタでは、ゲート絶縁膜の上にゲート電極が延在して形成されることから、ゲート電極やその配線に段差が生じる。電極や配線の段差は、電流のリークや、劣化の原因となりやすい。

**【0005】**

本発明は、上述する事情に鑑みてなされたものであり、配線構造の設計自由度

が高く、さらには品質の向上を図ることが可能なトランジスタ及びその製造方法を提供することを目的とする。

また、本発明の他の目的は、品質や性能の向上を図ることが可能な集積回路、電気光学装置、及び電子機器に影響することにある。

#### 【0006】

##### 【課題を解決するための手段】

本発明のトランジスタは、それぞれ半導体膜からなるソース領域、ドレイン領域、及びチャネル領域と、ゲート絶縁膜と、ゲート電極とを備えてなり、絶縁部材を挟んでその両側に、前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とが分けて形成され、前記絶縁部材の上に、前記チャネル領域を含む半導体膜が形成されていることを特徴としている。

このトランジスタによれば、チャネル領域を含む半導体膜の位置や形状の最適化を図りやすく、配線構造の設計自由度が向上する。

#### 【0007】

上記のトランジスタにおいて、前記絶縁部材と、前記ソース領域を含む半導体膜と、前記ドレイン領域を含む半導体膜とは、前記チャネル領域の側の端面位置が互いにほぼ同じ高さにあってもよい。

この場合、チャネル領域を含む半導体膜が形成される表面の平坦化が図られ、チャネル領域を含む半導体膜の位置や形状の最適化をさらに柔軟に設計することができる。

#### 【0008】

また、上記のトランジスタにおいて、前記絶縁部材を含み、前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とが形成される各領域を区画する第1絶縁層と、前記第1絶縁層の上に積層され、前記チャネル領域を含む半導体膜が形成される領域を区画する第2絶縁層とを備え、前記ゲート絶縁膜は、前記チャネル領域及び前記第2絶縁層の上に積層されているのが好ましい。

これにより、ゲート絶縁膜が形成される表面の平坦化が図られ、その結果、ゲート絶縁膜の平坦化を図ることが可能となる。ゲート絶縁膜が平坦化されることで、ゲート電極の段差を少なくし、リーク電流の低減や、劣化の防止など、品質

の向上を図ることが可能となる。

#### 【0009】

本発明の集積回路は、本発明のトランジスタを用いたことを特徴としている。

この集積回路によれば、トランジスタの配線構造の設計自由度が向上することから、性能や品質の向上を図ることができる。

#### 【0010】

本発明の電気光学装置は、スイッチング素子であるトランジスタと、前記トランジスタにより駆動される電気光学層とを含んでなり、前記トランジスタは、それぞれ半導体膜からなるソース領域、ドレイン領域、及びチャネル領域と、ゲート絶縁膜と、ゲート電極とを備えてなり、絶縁部材を挟んでその両側に、前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とが分けて配置され、前記絶縁部材の上に、前記チャネル領域を含む半導体膜が配置されていることを特徴としている。

この電気光学装置によれば、トランジスタの配線構造の設計自由度が向上することから、性能や品質の向上を図ることができる。

#### 【0011】

本発明の電子機器は、本発明の電気光学装置を表示部として備えることを特徴としている。

この電子機器によれば、電気光学装置の性能や品質の向上することにより、表示性能や品質が向上する。

#### 【0012】

本発明のトランジスタの製造方法は、それぞれ半導体膜からなるソース領域、ドレイン領域、及びチャネル領域と、ゲート絶縁膜と、ゲート電極とを備えるトランジスタを製造する方法であって、絶縁部材を挟んでその両側に、前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とを分けて形成する工程と、前記絶縁部材の上に、前記チャネル領域を含む半導体膜を形成する工程とを有することを特徴としている。

このトランジスタの製造方法によれば、ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とが分けて形成され、その絶縁部材の上に、チャネル領



域を含む半導体膜が形成されたトランジスタが製造される。そのため、トランジスタの設計にあたって、チャネル領域を含む半導体膜の位置や形状の最適化を図りやすく、配線構造の設計自由度が向上する。

#### 【0013】

上記の方法において、前記ソース領域を含む半導体膜と前記ドレイン領域を含む半導体膜とを形成する工程は、所定の領域を区画する第1絶縁層を形成する工程と、前記第1絶縁層によって区画された領域に、不純物を含む半導体材料を配置する工程とを含むとよい。

これにより、第1絶縁層によって区画された領域に、不純物を含む半導体膜としてのソース領域とドレイン領域とが絶縁部材を挟んで形成される。

#### 【0014】

また、上記の方法において、前記チャネル領域を含む半導体膜を形成する工程は、前記第1絶縁層の上に、所定の領域を区画する第2絶縁層を形成する工程と、前記第2絶縁層によって区画された領域に、半導体材料を配置する工程と、前記第2絶縁層上及び前記半導体材料上に、前記ゲート絶縁膜を形成する工程とを含むのが好ましい。

これにより、ゲート絶縁膜が形成される表面の平坦化が図られ、その結果、ゲート絶縁膜の平坦化を図ることが可能となる。ゲート絶縁膜が平坦化されることで、ゲート電極の段差を少なくし、リーク電流の低減や、劣化の防止など、品質の向上を図ることが可能となる。

#### 【0015】

また、上記の方法において、前記ソース領域を含む半導体膜、前記ドレイン領域を含む半導体膜、前記チャネル領域を含む半導体膜、前記ゲート絶縁膜、及び前記ゲート電極のうちの少なくとも1つを形成する際に、その形成材料を液滴状に吐出する液滴吐出法、いわゆるインクジェット法を用いてもよい。

液滴吐出法を用いることにより、材料の使用に無駄が少なく、しかも所望の位置に所望の量の材料を的確に配置することが可能となる。

#### 【0016】

#### 【発明の実施の形態】

以下、本発明の実施形態について図面を参照して説明する。

図1は、本発明に係るトランジスタの実施形態の一例を模式的に示す断面図である。図1において、基板11上に下地絶縁膜12が形成され、その上に他結晶シリコンを用いたトランジスタ10が形成されている。トランジスタ10は、それぞれ不純物が高濃度に拡散されたシリコン膜からなるソース領域20及びドレイン領域21と、シリコン膜からなるチャネル領域22と、ゲート絶縁膜23と、ゲート電極24とを備えて構成されている。なお、下地絶縁膜12は、基板11からの汚染を防ぎ、シリコン膜20、21が形成される表面状態を整えることを目的としているが、省略されることもある。

#### 【0017】

本例では、ソース領域を含むシリコン膜20とドレイン領域を含むシリコン膜21とが、絶縁部材30を挟んでその両側に分けて形成されている。より具体的には、下地絶縁膜12上に、所定の領域を区画するバンクを有する第1絶縁層31が形成され、その第1絶縁層31のバンクによって区画された領域に、ソース領域を含むシリコン膜20とドレイン領域を含むシリコン膜21とがそれぞれ形成されている。シリコン膜20及びシリコン膜21はそれぞれ、第1絶縁層31のバンクによって囲まれており、両者はそのバンクの一部を挟んで互いに離間した位置関係にある。なお、上記絶縁部材30は、上記第1絶縁層31のバンクの一部である。また、上記第1絶縁層31は、例えば、シリコン酸化膜からなる。

また、上記第1絶縁層31と、ソース領域を含むシリコン膜20と、ドレイン領域を含むシリコン膜21とは、チャネル領域を含むシリコン膜22の側の表面（端面位置）が互いにほぼ同じ高さにある。

#### 【0018】

チャネル領域22は、ソース領域を含むシリコン膜20とドレイン領域を含むシリコン膜21との間に配置される絶縁部材30の上に配置されている。より具体的には、第1絶縁層31上に、所定の領域を区画するバンクを有する第2絶縁層32が形成され、その第2絶縁層32のバンクによって区画された領域に、チャネル領域を含むシリコン膜22が形成されている。上記第2絶縁層32は、例えば、シリコン酸化膜からなる。

また、上記第2絶縁層32と、チャネル領域を含むシリコン膜22とは、ゲート電極24の側の表面がほぼ同じ高さにある。

#### 【0019】

ゲート絶縁膜23は、上記チャネル領域を含むシリコン膜22、及び第2絶縁層32の上に積層され、チャネル領域22とゲート電極24との間に配置されている。

#### 【0020】

ゲート電極24は、ゲート絶縁膜23の上に積層され、ゲート絶縁膜23を挟んで、チャネル領域22と対峙した位置関係にある。ゲート電極24は、ソース領域20とドレイン領域21との間に配置される絶縁部材30の幅と同程度か、若干広い幅に形成される。また、ゲート電極24は、紙面と直交方向に延在して形成されている。

#### 【0021】

また、ゲート電極24を覆うように、ゲート電極24、及び第2絶縁層32上に、層間絶縁膜としての第3絶縁層33が形成されている。第2絶縁層32、第3絶縁層33、及びゲート絶縁膜23には、コンタクトホール35、36が形成されている。第3絶縁層33上には、コンタクトホール35を介してソース領域20に接続されるソース電極37と、コンタクトホール36を介してドレイン領域21に接続されるドレイン電極38がそれぞれ形成されている。

#### 【0022】

尚、図1においてソース領域及びドレイン領域は、狭義には夫々20および21に対応しているが、チャネル領域22が形成された後の工程において、レーザアニールなどの熱処理を行うことにより、シリコン膜20および21中の不純物が当該領域と接しているシリコン膜22中にも拡散されるので、広義にはソース領域はシリコン膜20とその直上のシリコン膜22を含み、ドレイン領域はシリコン膜21とその直上のシリコン膜22を含んでいる。

#### 【0023】

上記構成のトランジスタ10は、絶縁部材30を挟んでその両側に、ソース領域を含むシリコン膜20とドレイン領域を含むシリコン膜21とが分けて配置さ

れ、絶縁部材 30 の上に、チャネル領域を含むシリコン膜 22 が配置されていることから、チャネル領域を含むシリコン膜 22 の位置や形状の最適化を図りやすく、配線構造の設計自由度が高い。例えば、シリコン膜 22 の幅や厚み、その配置位置を柔軟に定めることができる。

#### 【0024】

また、本例では、絶縁部材 30 と、ソース領域を含むシリコン膜 20 と、ドレイン領域を含むシリコン膜 21 との、チャネル領域 22 の側の表面が互いにほぼ同じ高さにあることから、チャネル領域を含むシリコン膜 22 が形成される表面の平坦化が図られ、チャネル領域を含むシリコン膜 22 の位置や形状の最適化をさらに柔軟に図ることができる。

#### 【0025】

しかも、チャネル領域を含むシリコン膜 22 と第 2 絶縁層 32 との、ゲート電極 24 の側の表面が互いにほぼ同じ高さであることから、ゲート絶縁膜 23 が形成される表面の平坦化が図られ、その結果、ゲート絶縁膜 23 が平坦化される。ゲート絶縁膜 23 が平坦化されることで、その上に形成されるゲート電極 24 やその他の配線の段差が少なくなり、リーク電流の低減や、劣化の防止など、品質の向上が図られる。

#### 【0026】

次に、本発明のトランジスタの製造方法を、上述したトランジスタ 10 を製造するプロセスに適用した実施例について、図 2 ～図 5 を参照して説明する。

#### 【0027】

まず、図 2 (a) に示すように、基板 11 に対して、必要に応じて TEOS (テトラエトキシシラン) や酸素ガスなどを原料としてプラズマ CVD 法により、シリコン酸化膜からなる下地絶縁膜 12 を形成する。なお、下地絶縁膜として、シリコン酸化膜の他に、シリコン窒化膜やシリコン酸化窒化膜を設けてもよい。

さらに、下地絶縁膜 12 が形成された基板 11 上に、下地絶縁膜 12 と同様の手法により、シリコン酸化膜からなる第 1 絶縁層 31 を形成する。

#### 【0028】

なお、下地絶縁膜 12 や第 1 絶縁層 31 を、スピンコート法、ディップコート

法、ロールコート法、カーテンコート法、スプレー法、あるいは液滴吐出法等を用いて形成してもよい。この場合、例えば、ポリシラザンを溶媒に混合した液体材料を、基板上に塗布した後、その塗布膜を熱処理によってシリコン酸化膜に転化するとよい。

#### 【0029】

ここで、ポリシラザンは、 $\text{Si}-\text{N}$ 結合を有する高分子の総称である。ポリシラザンのひとつは、 $[\text{SiH}_2\text{NH}]_n$  ( $n$ は正の整数)であり、ポリペルヒドロシラザンと言われる。ポリシラザンをキシレンなどの液体に混合した液体材料は、水蒸気または酸素を含む雰囲気中で熱処理することにより、酸化シリコンに転化する。ポリシラザンはクラック耐性が高く、また耐酸素プラズマ性があり、単層でもある程度厚い絶縁膜として使用可能である。

#### 【0030】

次に、図2 (b) に示すように、フォトリソグラフィ法等を用いたパターンニングにより、第1絶縁層31の不要な部分を除去して、ソース及びドレイン用のシリコン膜の形成領域(凹部)を形成する。すなわち、第1絶縁層31上にレジスト膜50を形成した後、パターンニングによりレジスト膜50の不要な部分を除去し、さらに第1絶縁層31の不要な部分をエッチングして除去する。これにより、第1絶縁層31に、上記シリコン膜の形成領域を区画するバンクが形成される。なお、レジスト膜50の表面をフッ素を含有するガスを用いたプラズマに晒すなどの方法により非親和性にしておくと、次工程の液滴吐出法で薄膜形成が容易になる。

#### 【0031】

次に、図2 (c) に示すように、第1絶縁層31のバンクによって区画された領域(凹部)に、ソース及びドレイン用のシリコン膜の形成材料を配置する。このとき、本例では、シリコン膜の形成材料として液体材料を用いるとともに、液滴吐出法を用いてその液体材料の配置を行う。すなわち、吐出ノズルが設けられたヘッド51と基板11とを相対的に移動させながら、液体材料を基板11に向けて液滴状に吐出し、シリコン膜の形成領域である第1絶縁層31の凹部に、その液体材料を配置する。

## 【0032】

液滴吐出法の吐出技術としては、帯電制御方式、加圧振動方式、電気機械変換方式、電気熱変換方式、静電吸引方式などが挙げられる。帯電制御方式は、材料に帯電電極で電荷を付与し、偏向電極で材料の飛翔方向を制御してノズルから吐出させるものである。また、加圧振動方式は、材料に  $30\text{ kg/cm}^2$  程度の超高压を印加してノズル先端側に材料を吐出させるものであり、制御電圧をかけない場合には材料が直進してノズルから吐出され、制御電圧をかけると材料間に静電的な反発が起り、材料が飛散してノズルから吐出されない。また、電気機械変換方式（ピエゾ方式）は、ピエゾ素子（圧電素子）がパルス的な電気信号を受けて変形する性質を利用したもので、ピエゾ素子の変形することによって材料を貯留した空間に可撓物質を介して圧力を与え、この空間から材料を押し出してノズルから吐出させるものである。また、電気熱変換方式は、材料を貯留した空間内に設けたヒータにより、材料を急激に気化させてバブル（泡）を発生させ、バブルの圧力によって空間内の材料を吐出させるものである。静電吸引方式は、材料を貯留した空間内に微小圧力を加え、ノズルに材料のメニスカスを形成し、この状態で静電引力を加えてから材料を引き出すものである。また、この他に、電場による流体の粘性変化を利用する方式や、放電火花で飛ばす方式などの技術も適用可能である。このうち、電気機械変換方式（ピエゾ方式）は、材料に熱を加えないため、材料の組成に影響を与えにくいという利点を有する。

## 【0033】

液滴吐出法は、材料の使用に無駄が少なく、しかも所望の位置に所望の量の材料を的確に配置できるという利点を有する。なお、液滴吐出法により吐出される液体材料（流動体）の一滴の量は、例えば  $1\sim 300$  ナノグラムである。

## 【0034】

ソース及びドレイン用のシリコン膜の液体材料としては、シリコン原子に加え、予め不純物を含有する液体材料が用いられる。一例として、液体材料は、ケイ素化合物と、不純物としてボロンを含有した物質（例えばデカボラン）などを、トルエンなどの有機溶剤に溶かした混合物からなる。

## 【0035】

ケイ素化合物は、一般式  $SinX_m$  (ここで、 $n$  は 5 以上の整数を表し、 $m$  は  $n$  又は  $2n-2$  又は  $2n$  の整数を表し、 $X$  は水素原子及び／又はハロゲン原子を表す) で表される環系を有する。上記一般式  $SinX_m$  のケイ素化合物として、 $n$  が 5 以上 20 以下であるものが好ましく、 $n$  が 5 または 6 であるものがより好ましい。 $n$  が 5 より小さい場合、ケイ素化合物自体が環構造による歪みにより不安定となるため取り扱いが難しくなり、また  $n$  が 20 より大きい場合、ケイ素化合物の凝集力に起因して溶液中での溶解性が低下し、実際に使用可能な溶媒の選択性が狭くなる。また、上記一般式  $SinX_m$  で表される環系を有するケイ素化合物を必須成分とする溶液に、 $n$ -ペンタシラン、 $n$ -ヘキサシラン、 $n$ -ヘプタシラン等のケイ素化合物を含んでもよい。

#### 【0036】

デカボランは、前記ケイ素化合物中の  $Si$  原子に対してデカボラン中の  $B$  原子の比が 0.001% から 1% 程度となるように混合物の組成を調整する。

#### 【0037】

次に、図 2 (d) に示すように、レジスト膜 50 を剥離し、その後、熱処理により、ソース及びドレイン用のシリコン膜の液体材料を固体化し、高濃度不純物領域を有するシリコン膜を形成する。これにより、第 1 絶縁層 31 の一部を挟んでその両側に、ソース領域を含むシリコン膜 20 と、ドレイン領域を含むシリコン膜 21 とが分けて形成される。

#### 【0038】

ここで、本例では、上記シリコン膜の固体化により、第 1 絶縁層 31、ソース領域を含むシリコン膜 20、及びドレイン領域を含むシリコン膜 21 の各上面位置が、互いにほぼ同じ高さになる。シリコン膜 20 及びシリコン膜 21 の高さはそれぞれ、各形成材料の配置の際に、その形成領域に吐出する材料の総吐出量を制御することにより、調節される。すなわち、本例では、シリコン膜 20 及びシリコン膜 21 の上面位置が第 1 絶縁層 31 と同じになるように、シリコン膜 20 及びシリコン膜 21 の各形成領域における、液体材料の総吐出量がそれぞれ定められている。

#### 【0039】

なお、高濃度不純物領域を含むシリコン膜を形成するにあたって、不純物を予め液体材料に含有させるのではなく、シリコン膜を形成した後に、そのシリコン膜に不純物原子を導入してもよい。

また、不純物イオンの導入は、例えば、質量非分離型イオン注入装置を用いて注入不純物元素の水素化合物と水素とを注入するイオンドーピング法、あるいは質量分離型イオン注入装置を用いて所望の不純物イオンのみを注入するイオン打ち込み法などを適用することができる。イオンドーピング用の原料ガスとしては、例えば、水素中に希釈された濃度が0.1%程度のホスフィン ( $\text{PH}_3$ ) やジボラン ( $\text{B}_2\text{H}_6$ ) などの注入不純物の水素化合物が用いられる。また、高濃度不純物領域を含むシリコン膜を形成するにあたって、シリコン膜上に、BSGやPSG膜-SOG膜-を形成し、アニール処理などの熱処理を施してもよい。熱処理は、300～500℃の熱処理の後に、ランプアニールまたはレーザアニールの高温短時間の熱処理を施すのが好ましい。これにより、SOG中の不純物がシリコン膜中に固相拡散し、高濃度不純物領域を有するシリコン膜が形成される。

#### 【0040】

次に、図3(a)及び(b)に示すように、ソース領域を含むシリコン膜20、ドレイン領域を含むシリコン膜21、及び第1絶縁層31上に、チャンネル領域を含むシリコン膜22を形成する。本例では、このシリコン膜22の形成は、上述したシリコン膜20、21と同様に、シリコン膜22の形成領域を区画する絶縁層(第2絶縁層32)を形成し、その絶縁層32によって区画された領域(凹部)に液状の形成材料を配置し、その後、液体材料を熱処理により固体化することにより行う。

#### 【0041】

すなわち、図3(a)に示すように、まず、シリコン膜20、シリコン膜21、及び第1絶縁層31上に、第2絶縁層32を積層して形成する。第2絶縁層32は、上記下地絶縁膜12と同様に、例えば、シリコン酸化膜からなり、プラズマCVD法、SOG法あるいはポリシラザンを溶媒に混合した液体材料の塗布膜を熱転化することにより形成される。

#### 【0042】



続いて、フォトリソグラフィ法等を用いたパターニングにより、第2絶縁層32の不要な部分を除去して、チャネル用のシリコン膜の形成領域（凹部）を形成する。すなわち、第2絶縁層32上にレジスト膜52を形成した後、パターニングによりレジスト膜52の不要な部分を除去し、さらに第2絶縁層32の不要な部分をエッチングして除去する。これにより、第2絶縁層32に、チャネル用のシリコン膜の形成領域を区画するバンクが形成される。なお、レジスト膜52の表面をフッ素を含有するガスを用いたプラズマに晒すなどの方法により非親和性にしておくのが好ましい。

#### 【0043】

続いて、第2絶縁層32のバンクによって区画された上記シリコン膜の形成領域に、シリコン膜の形成材料を配置する。このとき、本例では、シリコン膜の形成材料として液体材料を用いるとともに、上述した液滴吐出法を用いてその液体材料の配置を行う。

#### 【0044】

チャネル用のシリコン膜の液体材料としては、例えば、上述したケイ素化合物を含む溶液が用いられる。上記ケイ素化合物溶液の濃度は、1～80重量%程度であり、所望のシリコン膜厚に応じて調整することができる。前記濃度が80%を超えると析出しやすく均一な塗布膜が得られない。前記ケイ素化合物溶液は、目的の機能を損なわない範囲で必要に応じてフッ素系、シリコン系、ノニオン系等の表面張力調節剤を微量添加することができる。ノニオン系表面張力調節剤は、溶液の塗布対象物への濡れ性を良好化し、塗布した膜のレベルリング性を改良し、塗布膜の微細な凹凸の発生等の防止に役立つものである。

#### 【0045】

また、上記ケイ素化合物溶液の粘度は、通常1～100 mPa・sの範囲のものであり、塗布位置や目的の塗布膜厚に応じて適宜選択することができる。100 mPa・sを超えると均一な塗布膜を得ることが困難になることがある。

#### 【0046】

さらに、上記溶液に使用する溶媒は、通常、室温での蒸気圧が0.001～100 mmHgのものをを用いる。蒸気圧が100 mmHgより高い場合には、コー

ティングで塗布膜を形成する場合に溶媒が先に蒸発してしまい良好な塗布膜を形成することが困難になることがある。一方、蒸気圧が0.001 mmHgより低い溶媒の場合、乾燥が遅くなりケイ素化合物のコーティング膜中に溶媒が残留し易くなり、後工程の熱処理にも良好のシリコン膜が得られがたいことがある。また、溶媒は、ケイ素化合物の溶解性と、溶液の安定性の点で、炭化水素系の溶媒、またはエーテル系溶媒が好ましく、さらに好ましい溶媒としては、炭化水素系溶媒が挙げられる。

#### 【0047】

続いて、図3 (b) に示すように、レジスト膜52を剥離した後、熱処理により、チャンネル用のシリコン膜の液体材料を固体化する。上述したケイ素化合物溶液を固体化する場合、熱処理温度は、例えば100～500℃程度である。この熱処理により、塗布膜中の溶媒が除去され、環ケイ素化合物が開環し、更にケイ素化合物が分解し、固体状のシリコン膜が形成される。さらに、ランプアニールやレーザアニールあるいはフラッシュアニールなどの高温短時間の再熱処理を施すことにより、シリコン膜の結晶性、緻密性、及び他の膜との密着性が向上する。この再熱処理の処理温度は、レーザアニールの場合は少なくとも前記シリコン膜が熔融するまで昇温するのが望ましく加熱時間は、10～80 ns程度が好ましく、ランプアニールの場合には、約500～1000℃、数s～数10s程度が好ましく、フラッシュアニールではシリコン膜が熔融する程度の温度で数ms程度が好ましい。これにより、チャンネル領域を含む結晶性のよいシリコン膜22が形成される。

#### 【0048】

次に、図3 (c) に示すように、チャンネル領域を含むシリコン膜22、及び第2絶縁層32上に、ゲート絶縁膜23を積層して形成する。ゲート絶縁膜23は、上記下地絶縁膜12と同様に、例えば、シリコン酸化膜からなり、プラズマCVD法、あるいはポリシラザンを溶媒に混合した液体材料の塗布膜を熱転化することにより形成される。

#### 【0049】

次に、図4 (a) 及び (b) に示すように、ゲート絶縁膜23上に、ドープド

シリコン、シリサイド膜や、アルミニウム、タンタル、モリブデン、チタン、タングステン、銅、銀などの金属を含むゲート電極 24 を形成する。

#### 【0050】

すなわち、図 4 (a) に示すように、ゲート絶縁膜 23 上にレジスト膜 53 を形成した後、パターニングによりレジスト膜 53 の不要な部分を除去し、レジスト膜 53 に、ゲート電極の形成領域（凹部）を形成する。その後、その形成領域に、ゲート電極の形成材料を配置する。本例では、ゲート電極の形成材料として液体材料を用いるとともに、上述した液滴吐出法を用いてその液体材料の配置を行う。そして、上記液体材料の配置後、熱処理により、液体材料に含まれる溶剤を除去し、固体状のゲート電極膜を形成する。尚、上記液体材料として、前記金属材料の微粒子を有機溶剤に分散させたものを用いることが出来る。例えば、粒径 8 ~ 10 nm の銀微粒子をテルピネオールやトルエンなどの有機溶媒に分散させたものを用いることができる。導電性物質の微粒子としては、上述した銀 (Ag) の他に、Au、Al、Cu、Ni、Co、Cr、ITO などが挙げられる。

#### 【0051】

続いて、図 4 (b) に示すように、上記熱処理の後、レジスト膜 53 を剥離する。その後、さらに熱処理を行うことにより、ゲート電極膜を緻密化する。これにより、ゲート絶縁膜 23 上にゲート電極 24 が形成される。

#### 【0052】

次に、図 4 (c) に示すように、ゲート絶縁膜 23 及びゲート電極 24 上に、第 3 絶縁層 33 を形成する。第 3 絶縁層 33 は、上記下地絶縁膜 12 と同様に、例えば、シリコン酸化膜からなり、プラズマ CVD 法、あるいはポリシラザンを溶媒に混合した液体材料の塗布膜を熱転化することにより形成される。また、さらに熱処理を加えて、各種絶縁膜の緻密化を図るとよい。

#### 【0053】

次に、図 5 (a) に示すように、フォトリソグラフィ法等を用いたパターニングにより、第 2 絶縁層 32 及び第 3 絶縁層 33 の不要な部分を除去して、コンタクトホール 35, 36 を形成する。

すなわち、第 3 絶縁層 33 上にレジスト膜 54 を形成した後、パターニングに

よりレジスト膜 54 の不要な部分を除去し、さらに第 2 絶縁層 32 及び第 3 絶縁層 33 の不要な部分をエッチングして除去する。

#### 【0054】

次に、図 5 (b) に示すように、上記コンタクトホール形成後、さらなるパターニングにより、レジスト膜 54 の不要な部分を除去し、ソース電極及びドレイン電極の形成領域 (凹部) を形成する。その後、その形成領域に、ソース電極及びドレイン電極の形成材料を配置する。本例では、ソース電極及びドレイン電極の形成材料として液体材料を用いるとともに、上述した液滴吐出法を用いてその液体材料の配置を行う。

#### 【0055】

ソース電極及びドレイン電極用の液体材料としては、金属などの導電性物質の微粒子を液体 (例えば有機溶媒) に分散させたものを用いる。例えば、粒径 8 ~ 10 nm の銀微粒子をテルピネオールやトルエンなどの有機溶媒に分散させたものを用いることができる。導電性物質の微粒子としては、上述した銀 (Ag) の他に、Au、Al、Cu、Ni、Co、Cr、ITO などが挙げられる。

#### 【0056】

また、上記液体材料の配置後、熱処理により、液体材料に含まれる溶剤を除去し、固体状の導電膜を形成する。この熱処理の温度は、溶剤の沸点前後程度が好ましく、例えば、80 ~ 150 °C 程度である。なお、このとき得られる導電膜は、導電性微粒子の集合であり非常に活性である。そのため、上記熱処理は、不活性ガス雰囲気で行うのが好ましい。

#### 【0057】

次に、図 5 (c) に示すように、上記熱処理の後、レジスト膜 54 を剥離する。その後、さらに熱処理を行うことにより、導電膜を焼成する。焼成温度は、例えば 300 ~ 500 °C である。焼成により、導電膜そのものの抵抗値の低減に加え、導体 (半導体を含む) 同士のコンタクト抵抗が低減される。これにより、低抵抗のソース電極 37 とドレイン電極 38 とが形成され、先の図 1 に示したトランジスタ 10 が完成する。

なお、ソース電極 37 あるいはドレイン電極 38 として、異種の金属を多層形

成したものをを用いてもよい。例えば、A l や C u 等の卑金属は比較的空气中で酸化され易いので、その上に空气中で酸化されにくい A g などの貴金属を形成するとよい。また、上記電極の形成後、最上層に保護膜（保護用絶縁層）を形成してもよい。

#### 【0058】

図6は、本発明に係るトランジスタの実施形態の他の一例を模式的に示す断面図である。図6において、基板61上に下地絶縁膜62が形成され、その上に他結晶シリコンを用いたトランジスタ60が形成されている。

#### 【0059】

本例のトランジスタ60は、先の図1に示したトランジスタ10とほぼ同様の構成及び構造からなる。また、先の図1に示したトランジスタ10と異なり、第1絶縁層81に対して、ソース領域を含むシリコン膜70とドレイン領域を含むシリコン膜71との、チャネル領域を含むシリコン膜72の側の各表面が、わずかに低い高さにある。

上記構成の違いにより、本例のトランジスタ60では、チャネル領域72のうち、ソース領域70に接続されるコンタクト部分と、ドレイン領域71に接続されるコンタクト部分とが明確に分かれるという特徴がある。これにより、性能の安定化が図られる。

なお、本例のトランジスタ60において、第2絶縁層82と、チャネル領域を含むシリコン膜72とは、ゲート電極74の側の表面がほぼ同じ高さにあり、先の図1に示したトランジスタ10と同様に、ゲート絶縁膜73が形成される表面の平坦化が図られ、その結果、ゲート絶縁膜73が平坦化される。そして、ゲート絶縁膜73が平坦化されることで、その上に形成されるゲート電極74やその他の配線の段差が少なくなり、リーク電流の低減や、劣化の防止など、品質の向上が図られる。

#### 【0060】

図7(a)～(c)は、上記トランジスタ60を製造する過程の一部を示す図であり、特に、先の図2～図5に示したトランジスタ10の製造方法の実施例と異なる工程を取り上げている。

**【0061】**

本例の製造方法では、図7(b)に示すように、先の実施例に比べて、ソース領域を含むシリコン膜70、及びドレイン領域を含むシリコン膜71の各形成材料の配置量、すなわちそれらの形成領域である第1絶縁層81の凹部に対する液体材料の総吐出量をそれぞれ少なくしている。これにより、図7(c)に示すように、熱処理後において、固体化されたシリコン膜70、71の高さが、第1絶縁層81に比べてわずかに低い高さとなる。

**【0062】**

図8は、液晶表示装置用のアクティブマトリクス基板に区画形成されている画素領域の一部を拡大して示す平面図である。

図8において、液晶表示装置用のアクティブマトリクス基板400は、絶縁基板410上がデータ線 $S_n$ 、 $S_{n+1}$ …と走査線 $G_m$ 、 $G_{m+1}$ とによって複数の画素領域402に区画形成され、各画素領域402の各々に対して、本発明が適用されたトランジスタ404が形成されている。そのため、この基板400を用いて液晶表示装置では、トランジスタの配線構造の設計自由度が向上することから、性能や品質の向上を図ることができる。

**【0063】**

上述の液晶表示装置を用いて構成される電子機器は、図9に示す表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、液晶パネルなどの表示パネル1006、クロック発生回路1008及び電源回路1010を含んで構成される。

**【0064】**

表示情報出力源1000は、ROM、RAMなどのメモリ、テレビ信号を同調して出力する同調回路などを含んで構成され、クロック発生回路1008からのクロックに基づいて、ビデオ信号などの表示情報を出力する。表示情報処理回路1002は、クロック発生回路1008からのクロックに基づいて表示情報を処理して出力する。この表示情報処理回路1002は、例えば増幅・極性反転回路、相展開回路、ローテーション回路、ガンマ補正回路あるいはクランプ回路等を含むことができる。表示駆動回路1004は、走査側駆動回路及びデータ側駆動

回路を含んで構成され、液晶パネル 1006 を表示駆動する。電源回路 1010 は、上述の各回路に電力を供給する。

#### 【0065】

このような構成の電子機器として、図 10 に示すマルチメディア対応のパーソナルコンピュータ（PC）及びエンジニアリング・ワークステーション（EWS）の他に、液晶プロジェクタ、ページャ、あるいは携帯電話、ワードプロセッサ、テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS 端末、タッチパネルを備えた装置などを挙げることができる。

図 10 に示すパーソナルコンピュータ 1200 は、キーボード 1202 を備えた本体部 1204 と、上述した液晶表示装置を含む液晶表示画面 1206 とを有する。上述した液晶表示装置を用いて構成されることから、表示性能や品質の向上を図ることができる。

#### 【0066】

なお、これらに代えて、図 11 に示すように、液晶表示基板 1304 を構成する 2 枚の透明基板 1304a、1304b の一方に、金属の導電膜が形成されたポリイミドテープ 1322 に IC チップ 1324 を実装した TCP（Tape Carrier Package）1320 を接続して、電子機器用の一部品である液晶表示装置として使用することもできる。また、集積回路としての IC チップを、本発明のトランジスタを用いて構成することにより、トランジスタの配線構造の設計自由度が高まり、性能や品質の向上を図ることができる。

#### 【0067】

また、上記例では、アクティブマトリクス基板である TFT 基板を例に挙げたが、同じアクティブマトリクス基板として MIM（金属－絶縁－金属）、MIS（金属－絶縁－シリコン）などの他の 2 端子、3 端子素子を画素スイッチング素子とするものにも同様に適用できる。例えば MIM を用いたアクティブマトリクス基板の薄膜積層構造は半導体層を含まず、導電層と絶縁層のみで構成されるが、この場合にも本発明を適用できる。さらには、本発明はアクティブマトリクス基板にのみでなく、表示要素としても液晶によらずに、例えば、EL（エレクト

ロ ルミネッセンス) などを用いるものでも良い。さらには、TFTを含む半導体デバイス、DMD (デジタル ミラー デバイス) など、導電層と絶縁層を含み、さらには半導体層を含む種々の薄膜積層構造を有する薄膜デバイスに本発明を適用可能である。

【図面の簡単な説明】

【図 1】 本発明に係るトランジスタの実施形態の一例を模式的に示す断面図。

【図 2】 本発明のトランジスタの製造過程を示す図。

【図 3】 本発明のトランジスタの製造過程を示す図。

【図 4】 本発明のトランジスタの製造過程を示す図。

【図 5】 本発明のトランジスタの製造過程を示す図。

【図 6】 本発明に係るトランジスタの実施形態の他の一例を模式的に示す断面図。

【図 7】 図 6 のトランジスタの製造過程を示す図。

【図 8】 本発明の液晶表示装置用アクティブマトリクス基板に区画形成されている画素領域の一部を拡大して示す平面図。

【図 9】 本発明の電子機器に含まれる液晶表示装置を示すブロック図。

【図 10】 図 9 の液晶表示装置を用いた電子機器の一例であるパーソナルコンピュータの概略説明図。

【図 11】 TCP を有する液晶表示装置を示す概略説明図。

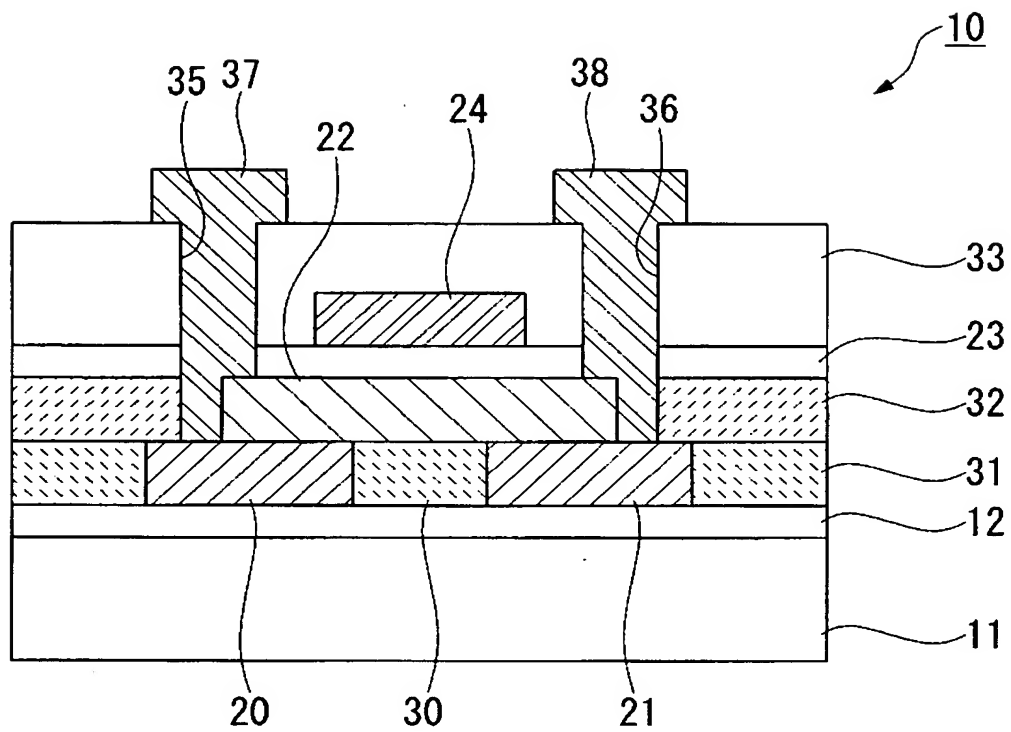
【符号の説明】

11…基板、10…トランジスタ、20…ソース領域 (半導体膜)、21…ドレイン領域 (半導体膜)、22…チャネル領域 (半導体膜)、23…ゲート絶縁膜、24…ゲート電極、30…絶縁部材、31…第 1 絶縁層、32…第 2 絶縁層、33…第 3 絶縁層。



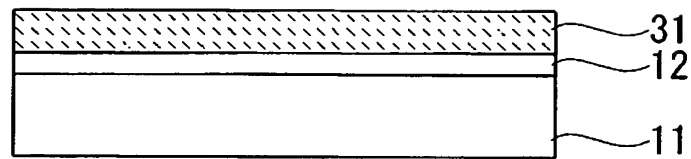
【書類名】 図面

【図 1】

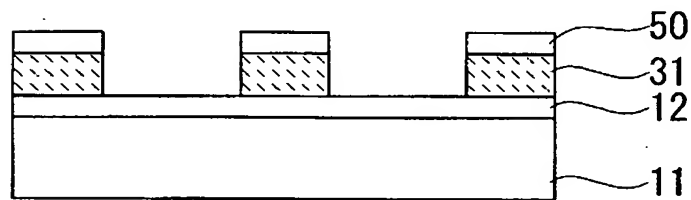


【図 2】

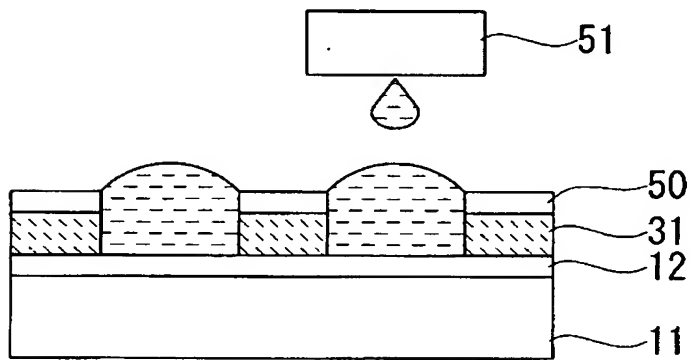
(a)



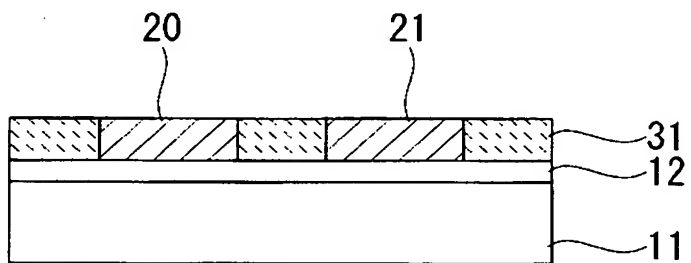
(b)



(c)

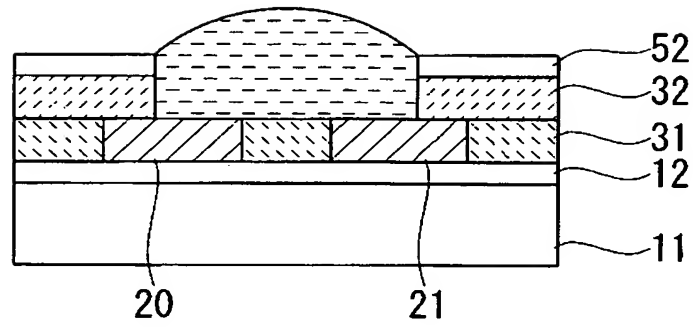


(d)

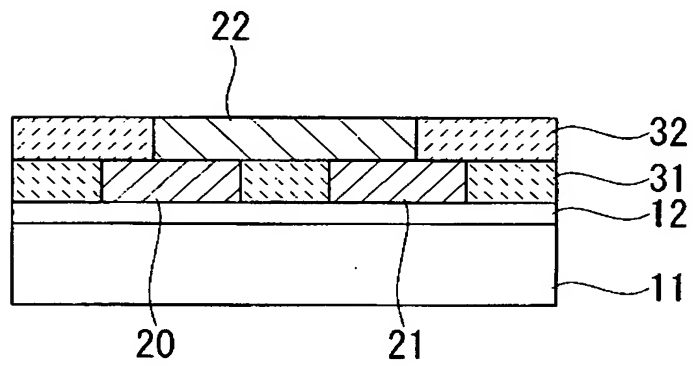


【図 3】

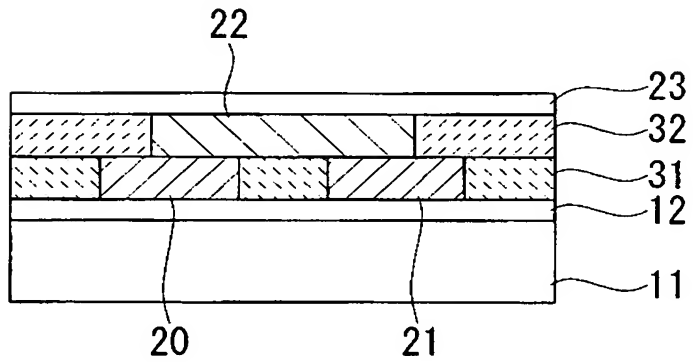
(a)



(b)

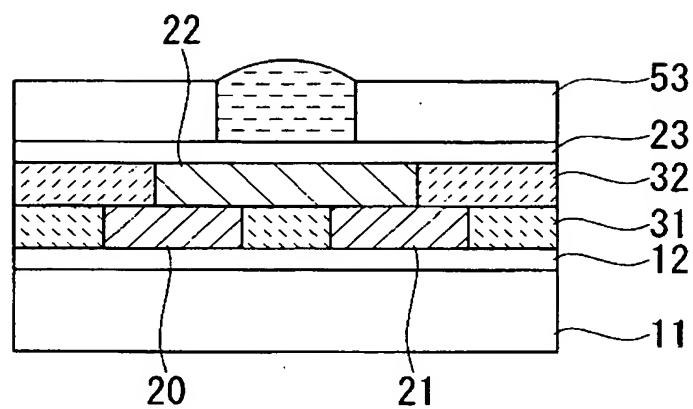


(c)

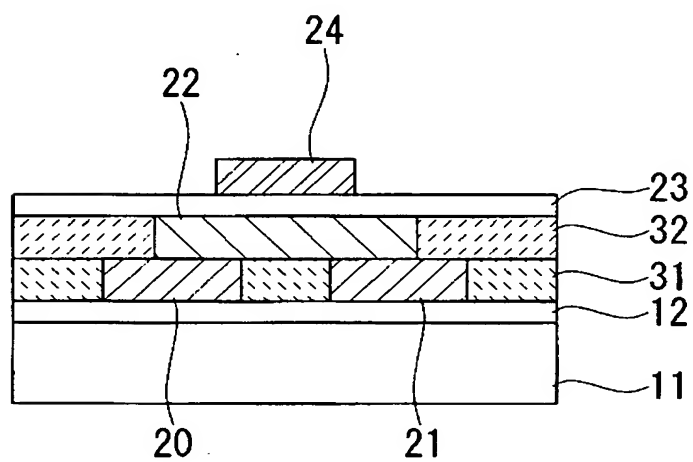


【図 4】

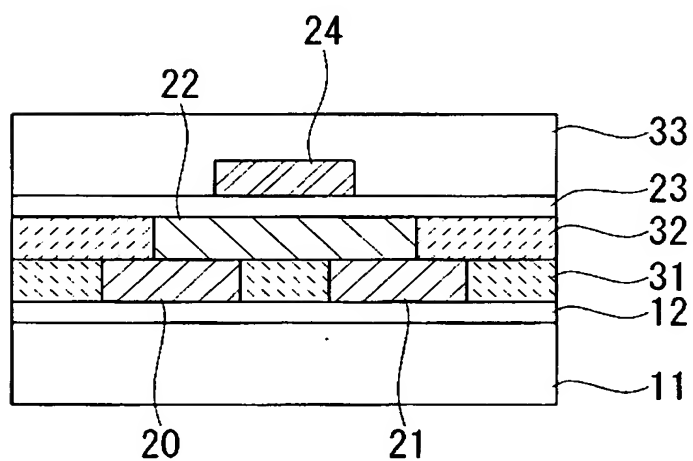
(a)



(b)

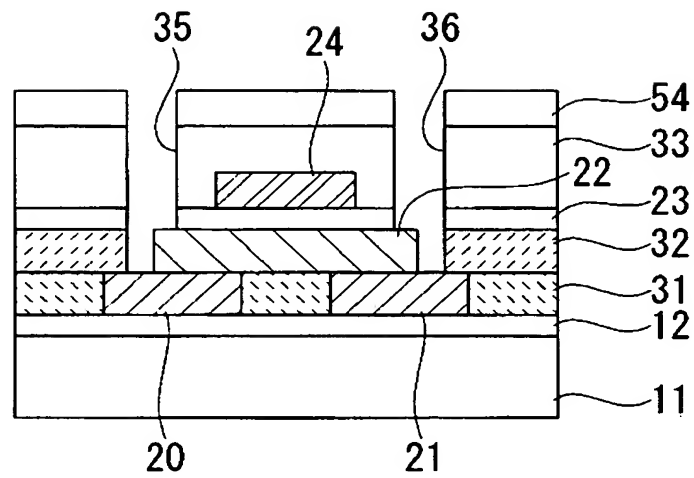


(c)

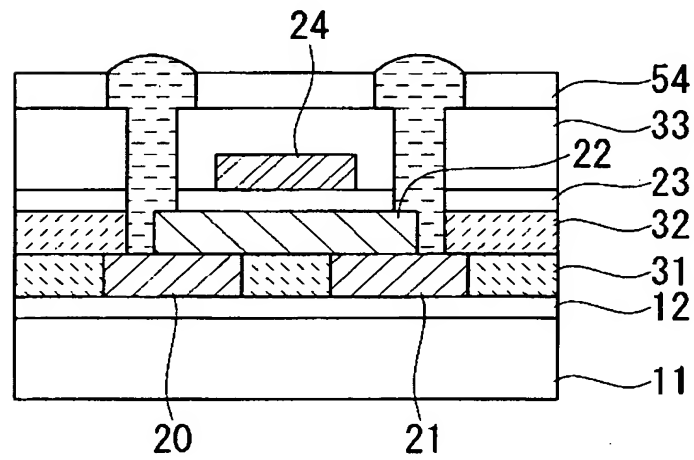


【図 5】

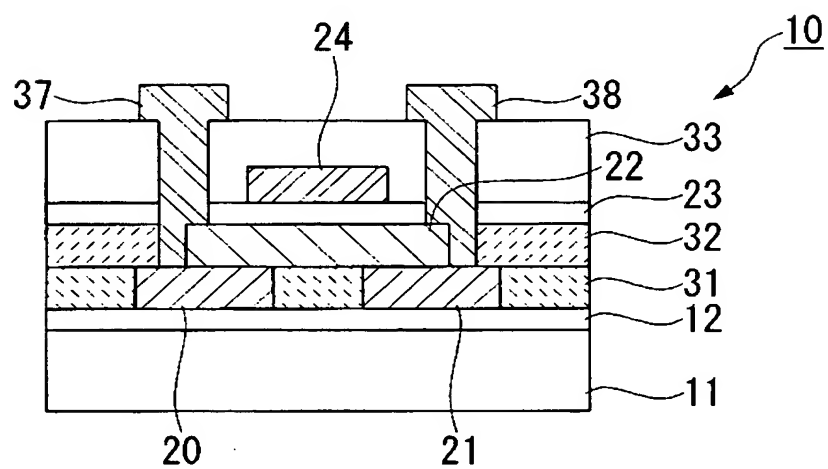
(a)



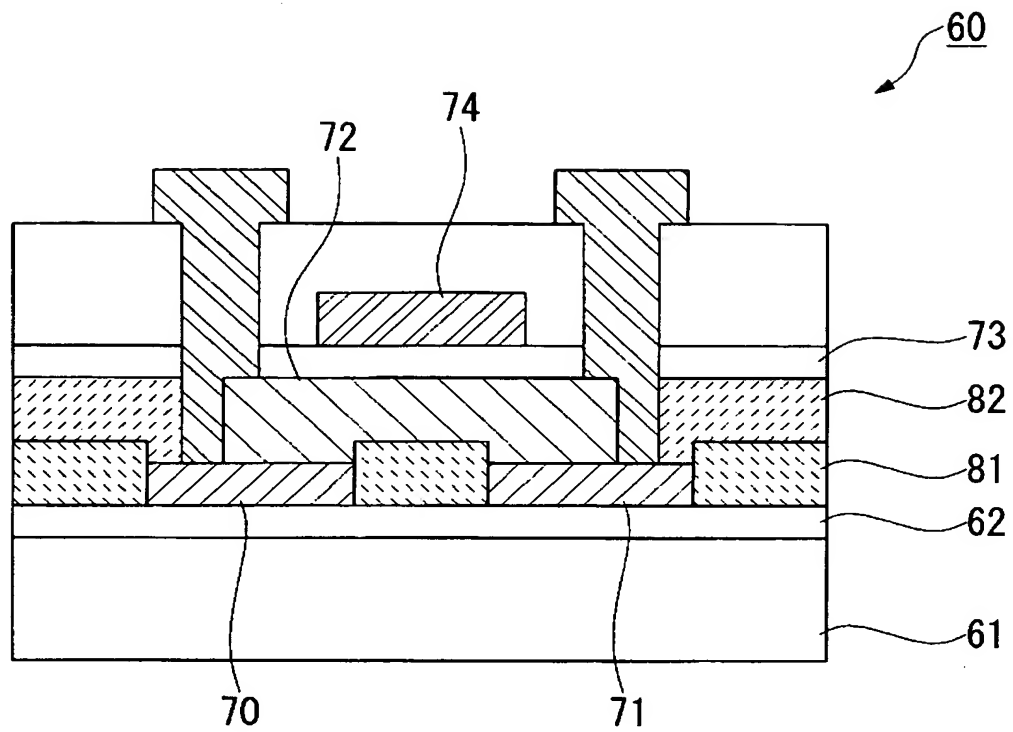
(b)



(c)

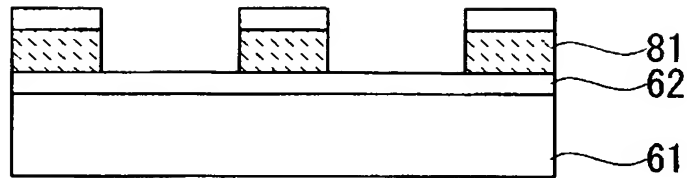


【図 6】

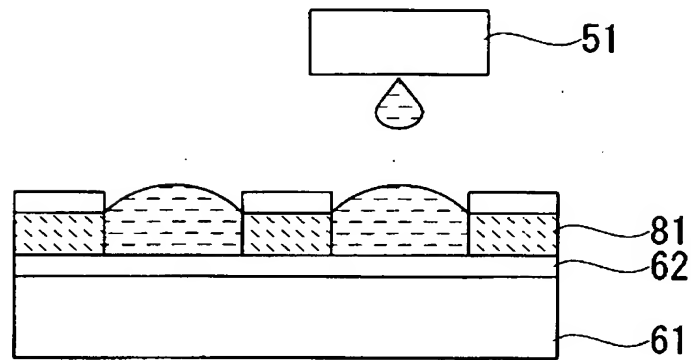


【図 7】

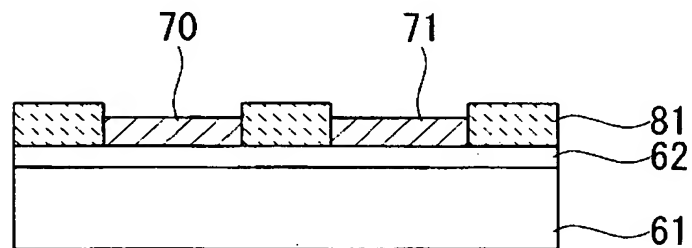
(a)



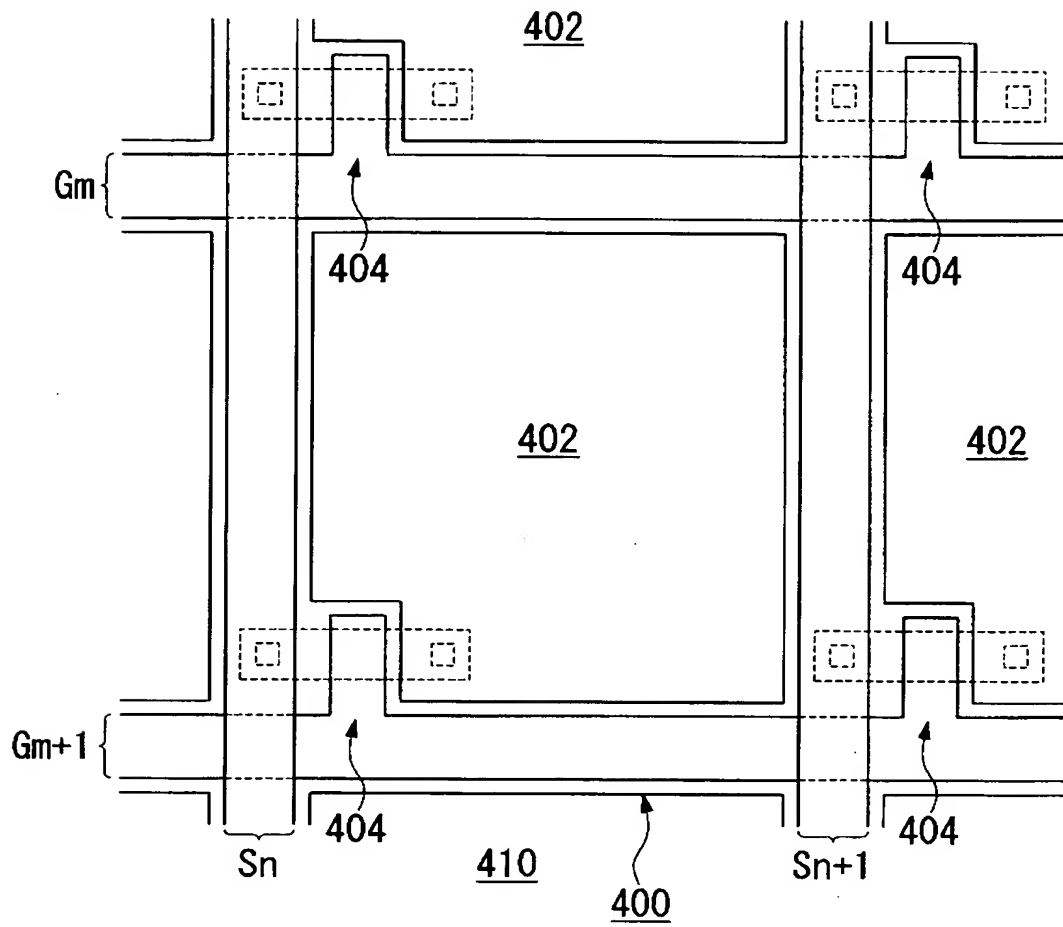
(b)



(c)

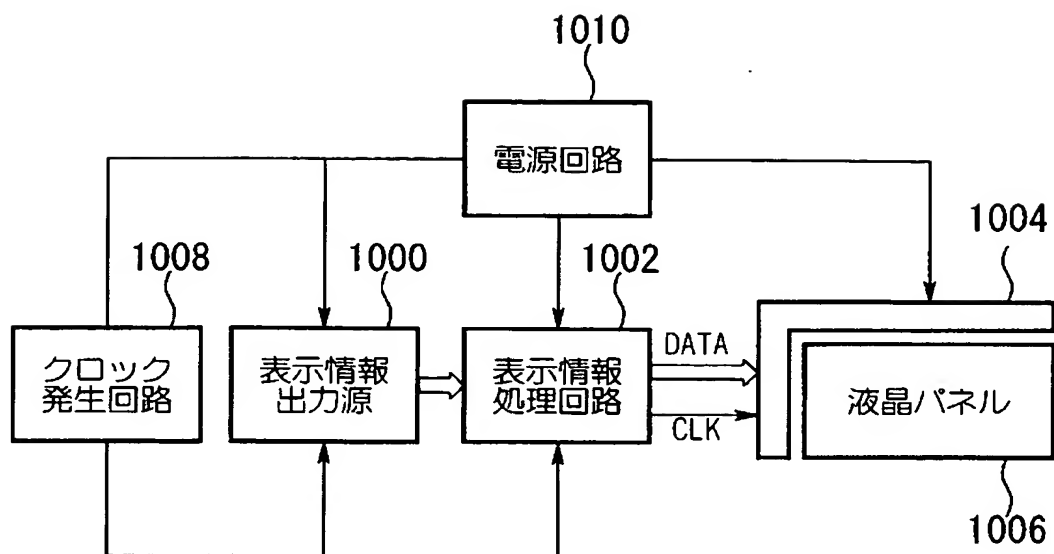


【図 8】

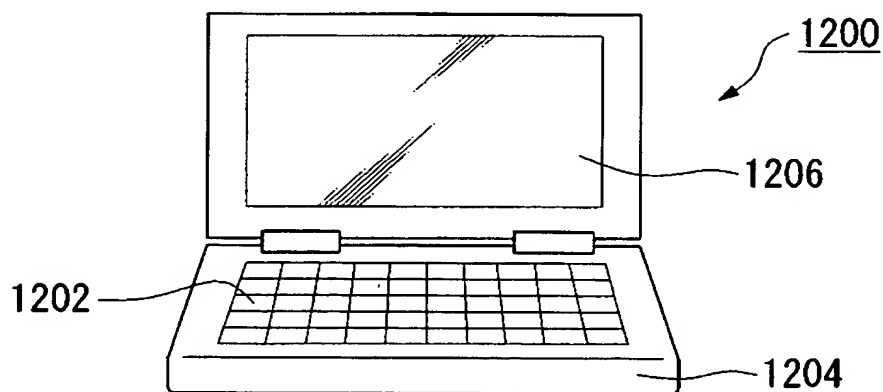




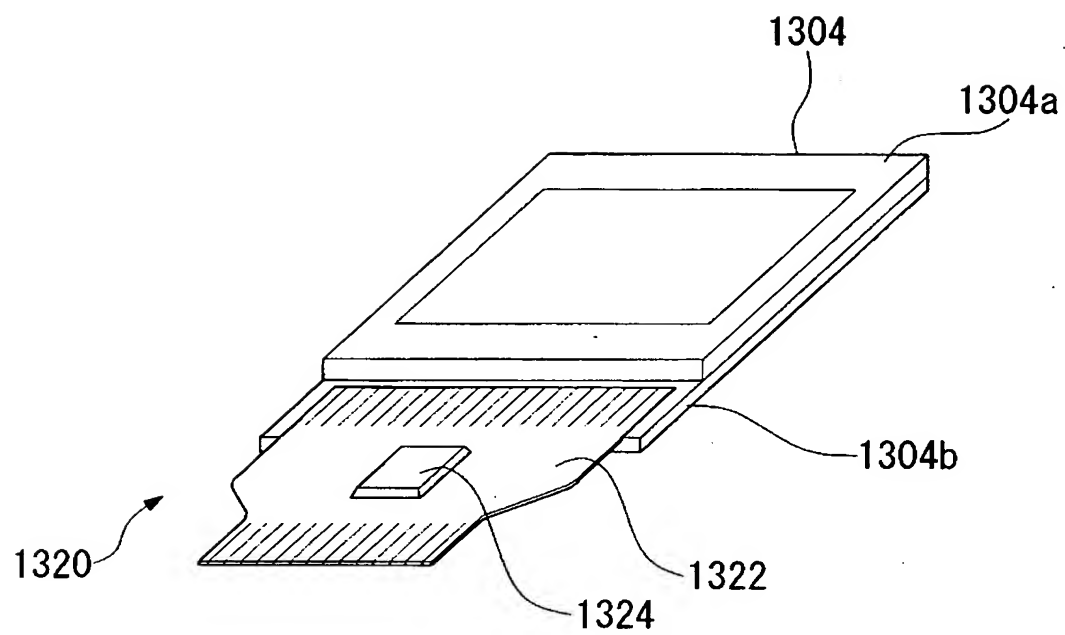
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 配線構造の設計自由度が高く、さらには品質の向上を図ることが可能なトランジスタ及びその製造方法を提供する。

【解決手段】 トランジスタ 1 0 は、それぞれ半導体膜 2 0, 2 1, 2 2 からなるソース領域、ドレイン領域、及びチャネル領域と、ゲート絶縁膜 2 3 と、ゲート電極 2 4 とを備えて構成される。絶縁部材 3 0 を挟んでその両側に、ソース領域を含む半導体膜 2 0 とドレイン領域を含む半導体膜 2 1 とが分けて形成され、絶縁部材 3 0 の上に、チャネル領域を含む半導体膜 2 2 が形成されている。

【選択図】 図 1

## 認定・付加情報

|         |                   |
|---------|-------------------|
| 特許出願の番号 | 特願 2002-351112    |
| 受付番号    | 50201829217       |
| 書類名     | 特許願               |
| 担当官     | 田丸 三喜男 9079       |
| 作成日     | 平成 14 年 12 月 10 日 |

## &lt;認定情報・付加情報&gt;

## 【特許出願人】

【識別番号】 000002369

【住所又は居所】 東京都新宿区西新宿 2 丁目 4 番 1 号

【氏名又は名称】 セイコーエプソン株式会社

## 【代理人】

申請人

【識別番号】 100089037

【住所又は居所】 東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ  
ル 志賀国際特許事務所

【氏名又は名称】 渡邊 隆

## 【代理人】

【識別番号】 100064908

【住所又は居所】 東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ  
ル 志賀国際特許事務所

【氏名又は名称】 志賀 正武

## 【選任した代理人】

【識別番号】 100110364

【住所又は居所】 東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ  
ル 志賀国際特許事務所

【氏名又は名称】 実広 信哉

次頁無

【書類名】 手続補正書  
【提出日】 平成15年 1月24日  
【あて先】 特許庁長官 殿  
【事件の表示】  
    【出願番号】 特願2002-351112  
【補正をする者】  
    【識別番号】 000002369  
    【氏名又は名称】 セイコーエプソン株式会社  
【代理人】  
    【識別番号】 100089037  
    【弁理士】  
    【氏名又は名称】 渡邊 隆

**【手続補正 1】****【補正対象書類名】** 特許願**【補正対象項目名】** 発明者**【補正方法】** 変更**【補正の内容】****【発明者】****【住所又は居所】** 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内**【氏名】** 湯田坂 一夫**【発明者】****【住所又は居所】** 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内**【氏名】** 古沢 昌宏**【発明者】****【住所又は居所】** 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内**【氏名】** 青木 敬**【その他】** 本願は、願書に表記中の発明者が「湯田坂 一夫」、「古沢 昌宏」、「青木 敬」の3名であったところを、「湯田坂 一夫」のみの記載で出願してしまいました。

この発明者の脱漏に至ったのは、発明者が「湯田坂 一夫」、「古沢 昌宏」、「青木 敬」の3名であるにもかかわらず、代理人担当者が確認不十分のままに出願したことによるものです。そこで、本願の発明者を変更いたしたく、ここに手続補正書を提出いたしますので、手続きの方、宜しくお願い申し上げます。

**【提出物件の目録】****【物件名】** 宣誓書 1**【提出物件の特記事項】** 追って補充する

【プルーフの要否】 要

## 認定・付加情報

|         |                |
|---------|----------------|
| 特許出願の番号 | 特願 2002-351112 |
| 受付番号    | 50300116227    |
| 書類名     | 手続補正書          |
| 担当官     | 田丸 三喜男 9079    |
| 作成日     | 平成15年 3月 5日    |

## &lt;認定情報・付加情報&gt;

## 【補正をする者】

【識別番号】 000002369

【住所又は居所】 東京都新宿区西新宿2丁目4番1号

【氏名又は名称】 セイコーエプソン株式会社

【代理人】 申請人

【識別番号】 100089037

【住所又は居所】 東京都新宿区高田馬場3丁目23番3号 ORビ  
ル 志賀国際特許事務所

【氏名又は名称】 渡邊 隆

次頁無



特願 2 0 0 2 - 3 5 1 1 1 2

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社